

⑫ 特許公報 (B2)

昭62-43567

⑪ Int. Cl.⁴
H 03 K 21/40

識別記号 庁内整理番号
6749-5J

⑬公告 昭和62年(1987)9月16日

発明の数 1 (全11頁)

⑭発明の名称 カウンタの故障監視装置

⑮特 願 昭55-84821 ⑯公 開 昭57-9135
⑰出 願 昭55(1980)6月19日 ⑱昭57(1982)1月18日

⑲発 明 者 大 藪 勲 神戸市兵庫区和田崎町1丁目1番2号 三菱電機株式会社
制御製作所内

⑳出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉑代 理 人 弁理士 大岩 増雄

㉒審 査 官 矢 田 歩

㉓参 考 文 献 特公 昭44-10607 (JP, B1)

1

2

㉔特許請求の範囲

1 監視対象である実装されたカウンタに与えら
れるクロック周波数及びアップ(又はダウン)カ
ウンタ指令信号を所定の時間毎に読み込み、サン
プリング時間と上記クロック周波数との積を演算
5 するカウント補正值演算手段、上記実装されたカ
ウンタの出力値を所定の時間毎に入力し、この出
力値に上記補正值演算手段の演算値を所定回数繰
り返し加算(又は減算)演算するカウント理論値
出力手段、該カウント理論値出力手段の演算を繰
10 り返す毎にこの演算値と上記実装されたカウンタ
の出力値との比較を行い、所定の値以上の偏差が
あれば、比較動作の都度故障検出信号を発生させ
る偏差量判定手段、上記故障検出信号の発生が所
定回数以上連続した時システム不良信号を発生す
15 るシステム故障信号出力手段を備えた監視手段を
2つ備え、この第1及び第2の監視手段はその一
方が上記実装されたカウンタの演算値を読み込ん
でいる際には残る他方が故障監視動作を実行して
いるように演算サイクルを所定期間ずらせている
20 ことを特徴とするカウンタの故障監視装置。

発明の詳細な説明

本発明はカウンタの故障監視装置に関し、特に
カウンタが正常に動作しているか否かを監視する
際に適用するものである。

従来カウンタの動作監視は、同一のカウンタを
予め2台用意しておき、各カウント内容を比較器

を用いて比較し、その偏差が一定値以上になつた
場合に故障信号を送出する方法が用いられてい
た。しかしこの方法によれば多数のカウンタを監
視する場合、ハードウェアの量が極端に増大し、
これに伴つて価格が監視装置のない場合の2倍以
上となることも少なくない。

以上の点を考慮して本発明は比較的簡易な構成
を用いて安価に多数のカウンタの動作の監視をし
得るようにしようとしたもので、全てのカウンタ
を1台の例えばマイクロコンピュータでなる計算
機を用いて動作監視を行い得るようにすることに
よつてプラントの設定器等の状態不良の早期発見
と、早期復旧を容易に実現できるようにしたもの
である。

以下対応部分には同一符号を附して示す図面に
ついて本発明の一実施例について説明する。先ず
本発明による監視方法を適用する対象として第1
図に示す如き構成の設定器を用いるものとする。
第1図において、1は設定器を全体として示し、
監視対象としてのカウンタ2を有する。3はカウ
ンタ2のデジタル値でなるカウント内容をアナ
ログ値に変換するD/A変換器、4はカウンタ2
にカウントパルスを入力するクロック回路、5は
カウンタ2に所定の値を設定するPROMである。

25 またA0~A4は、PROM5のアドレス設定端
子、INCはカウンタ2のアップカウント指令端
子、DECはカウンタ2のダウンカウント指令端

子、F 1～F 3はクロック回路4の周波数選択端子、RESETはカウンタ2を零にリセットするリセット端子、OUTはD/A変換器3の出力端子、WRはPROM5の内容をカウンタ2に読み込ませるための読み込み指令端子をそれぞれ示す。

PROM5は第2図の構成を有する。第2図において、5Aは設定端子A0～A4に到来する2進信号を「0」～「31」の10進信号に変換するデコーダ、5Bは32語×8ビットのROMでなるメモリ、5Cは出力バッファ、01～08は出力端子であり、出力端子01～08の出力がカウンタ2(第1図)のプリセット入力端PSTに接続され、メモリ5Bに記憶された値を読み込み指令端子RWの信号によりカウンタ2に設定するようになされている。

第2図のメモリ5Bは第3図に示す機能を果たす。すなわち今たとえアドレス「07」としてA4＝「0」、A3＝「0」、A2＝「1」、A1＝「1」、A0＝「1」と設定されると08＝「1」、07＝「0」、06＝「0」、05＝「0」、04＝「1」、03＝「0」、02＝「0」、01＝「1」の値が、読み込み指令端子RWに入力が到来したときカウンタ2に読み込まれる(第1図)。

また例えばアドレス「10」としてA4＝「0」、A3＝「1」、A2＝「0」、A1＝「0」、A0＝「0」と設定されると、08＝「1」、07＝「1」、06＝「1」、05＝「0」、04＝「1」、03＝「0」、02＝「0」、01＝「0」の値が読み込み指令端子RWに入力が到来したときカウンタ2に読み込まれる(第1図)。

カウンタ2に読み込む値は、第3図に示すように各アドレス「00」～「37」の出力端子01～08に必要なに応じて任意の値を得ることができるよう、予めメモリ5Bに書込んでおくことにより、プラントが要求する32種の場合の計数値情報を読み込むことができる。

第4図はクロック回路4の詳細構成を示したもので、4A1～4A7は第1～第7のクロック発振器、4Bはクロック周波数選択端子F1～F3の2進数値を10進数値に変換するデコーダ、4C0～4C7はデコーダ4Bによつて駆動されて各クロック発振器4A1～4A7の切換えを行う接点、CLは選択されたクロックの出力端子をそれぞれ示す。

第4図においてクロック周波数選択端子F1～

F3のすべてに信号が無い場合は、デコーダ4Bが接点4C0をオンとしてクロック出力端子CLに出力信号を送出しない状態を得る。また端子F1に信号があり、端子F2、F3に信号がないときは、デコーダ4Bが接点4C1をオンとして第1のクロック発振器4A1の信号をクロック出力端子CLに送出する。さらに端子F1、F3に信号がなく、端子F2に信号があるときデコーダ4Bが接点4C2をオンとして第2のクロック発振器4A2の信号がクロック出力端子CLに出力される。以下同様にしてクロック周波数選択端子F1～F3の内容に応じて接点4C3～4C7が選択される。

以上の構成の設定器におけるカウンタ2は、自己の動作を監視させる為、カウンタ2より出力されるカウント出力値、及びカウンタ2へ与えられるクロック周波数、アップ/ダウンカウント指令信号等を、第5A図にその全体構成が示されている監視用計算機40のX系故障監視系41とY系故障監視系41Aへ入力する。

上記X系故障監視系41、又はY系故障監視系41Aは、第5B図に内部構成を示す如く、サンプリング時間50msec分の実装カウンタ2のカウント値を模擬的に生成し、カウント補正值とするカウント補正值演算手段42と、カウントアウト入力手段43を介して読み込んだ実装カウンタ出力値に、カウント指令信号に応じてカウント補正值を加減算してサンプリング時間50msec後の実カウント値を理論的に演算し、サンプリング時間毎に上記カウント理論値を積算するカウント理論値出力手段44と、上記カウント理論値をサンプリング時間毎設定回数分積算したか否かを判定、判定されたならば積算カウント理論値をカウント理論値出力手段44より出力する理論値演算数判定手段45と、積算カウント理論値と、比較用カウント値入力手段47を介して入力された、積算回数判定時の実装カウンタ2のカウント値とを比較し偏差量を演算するカウント偏差量演算手段46と、偏差量が一定以上であると判定された時故障検出信号を送出する偏差量判定手段48と、故障検出信号の送出回数を計数し、一定回数連続して計数されたならばシステム故障信号出力手段50へ信号出力指令を出す故障回数検出手段49とから構成されている。

5

次に以上のように構成された故障監視系の動作を第5C図の手順に従って説明する。ステップS1において第1図の設定器1の出力端子OUTの値を図示しないA/D変換器を介して監視用計算機に読み込み、次にアップカウント端子INCに信号がある場合はステップSA1において監視用計算機のカウンタによつて読み込まれた値に〔サンプリングタイム50msec〕×〔クロック回路4の周波数の値〕を加算する。これに対してダウンカウント端子DECに信号がある場合はステップSB1において監視用計算機のカウンタによつて読み込まれた値に〔サンプリングタイム50msec〕×〔クロック回路4の周波数の値〕を減算する。

以上のように、監視用計算機のカウンタによつて読み込まれた値に、〔サンプリングタイム50msec〕×〔クロック回路4の周波数の値〕を加算、又は減算するということは、ある時点で実装カウンタ2より読み込んだカウント値を、監視プログラム実行時である50msec後に読み込んだカウント値として実時間処理する際、50msec間に出力されるであろうカウント計算値を上式より計算し、該カウント計算値を50msec経過時点のカウント指令信号に応じて実装カウント値に加算又は減算してカウント理論値を生成する。

かかるステップSA1及びSB1と同様の加算又は減算動作はステップSA2～SA8、又はSB2～SB8において50msec毎に繰返し8回行われ、その都度監視用計算機の値が修正されて行く。かかる8回の修正動作の終了後ステップB2において、監視用計算機の値と、実装のカウントの値すなわち設定器1の出力端子Outの値との差を計算し、その偏差が一定値以上の場合ステップS3において故障信号を送出する。かくして第1回目の監視プログラムP1が実行される。

かかる第1回目の監視プログラムP1のステップSA1～SA8、SB1～SB8と同様のステップでなる第2回目、第3回目、……の監視プログラムP2、P3……が繰返される。

かくして第1回目、第2回目、……の監視プログラムP1、P2……を順次50msec×8回=0.4secの時間を使つて繰返し実行する。

次にこれらの動作を時間を追つて説明すれば、まず最初に第6図の時点X1で設定器1の出力端子Outの値を監視用計算機に読み込み、50msec後

6

の時点X1-1で第1回目の監視プログラムP1の第1回目の演算ステップSA1又はSB1を実行し、その後の時点X1-2～X1-8で第2回目～第8回目の演算ステップSA1又はSB1～SA8又はSB8を実行する。

次に時点X2にて新たに設定器1の出力端子Outの値を監視用計算機に読み込み、50msec後の時点X2-1で第2回目の監視プログラムP2の第1回目の演算ステップSA1又はSB1を実行し、その後の時点X2-2～X2-8で第2回目～第8回目の演算ステップSA2～SA8又はSB2～SB8を実行する。この間にもまた0.4secを要する。

以下同様にして時点X3、X4、……X8、まで同様の監視プログラムを繰返し実行する。かくして各時点X1～X8において監視用計算機で計算された値と、実際に設定器1の出力端子Outの値を読み込んだ値との偏差を1つの監視プログラムの中で1回計算し、その偏差値が一定値以上の場合は各監視プログラムごとに故障信号を送出する。

この信号は別途設けられた故障回数検出回路で検出され、時点X1～X8のうち連続して3回以上故障信号が入力されたときシステム故障信号を送出する。

上述の監視用計算機のカウンタの値と実装カウンタの値との偏差が一定値以上か否かの判断すなわち故障信号の処理は第7図に示す手順で実行される。すなわち時点X1～X8の監視プログラムP1～P8で得た故障信号をプログラムM1において故障信号検出回路に出力し、そこで時点X1～X8の監視プログラムP1～P8のうち連続して3回以上故障信号が送出されて来た時間があればシステム故障とみなしてシステム故障信号を送出する。

このようなシステム故障判定プログラムM1と同様のプログラムM2、M3……は以後同じように繰返される。

以上は監視用計算機内に設けた1つのメモリXを用いて行う監視動作系（これをX系統という）を述べたが、監視用計算機には同様の監視動作を行う第2のメモリY（この動作系をY系統という）を設け、Y系統についてもX系統の第5C図について上述したと同じ機能を設け、第6図と同様のサンプリングを行わせる。

しかし Y 系統の動作を第 7 図に示す如く X 系統の動作に対して 4 ステップ分だけ遅らせるようにし、換言すればタイミング的に $0.4\text{sec} \times 4 = 1.6\text{sec}$ だけ遅らせて Y 系統の動作を開始させ、X 系統と同様の監視プログラムを実行させる。このようにすれば Y 系統は X 系統の半サイクルすなわち 1.6sec 遅れてまったく同様の監視を行うこととなる。ここで Y 系統の場合も X 系統の場合と同様に時点 Y 1 ~ Y 8 の監視プログラム P 1 1 ~ P 1 8 のうち 3 回以上連続して故障信号が送出されて来ればプログラム M 1 1, M 1 2 ……においてシステム故障信号を送出するようになされている。

かくして X 系統の監視動作は、Y 系統の監視動作との間で互いにバックアップするような関係になる。すなわちカウンタ回路を計算機で監視する場合、クロック周波数と実装設定器 1 のカウンタ 2 のアップカウント、ダウンカウント 指令信号を監視用計算機に読込んでこの実装内カウンタ 2 を模擬する際に監視用計算機がサンプリング演算方式を用いているので、一定回数以上計算を続けて行くと累積誤差を生ずることとなり、実装カウンタ 2 の内容からかけ離れた値となってしまう。しかし上述の構成に依れば一定回数又は一定時間毎に実装カウンタ 2 の値を監視用計算機内に読込んで補正をするので、かかるおそれをなくし得る。

一方監視用計算機は初期設定、ノイズ、読込誤差等により誤動作することが考えられ、これらの誤動作に故障の誤警報を出すことを防ぐため、一定回数例えば 3 回以上連続して故障信号が送出されて来なければシステム故障としないこととするのである。ここで 8 回の監視プログラムの実行毎に実装カウンタ 2 の値を読込もうとする場合、例えば X 系統の時点 X 1 ~ X 8 の監視プログラム P 1 1 ~ P 1 8 の間で 3 回連続すれば正確にシステム故障信号を送出できるが、終了間際の時点 X 7, X 8 において故障信号が送出されていてもその後直ちに次の監視プログラムに入つてカウンタ 2 の値を読込んで監視用計算機の補正をしてしまうため、次が故障であつてもシステム故障を見つけることができなくなる。この点上述の構成に依れば X 系統とは別に Y 系統を設け、その場合は X 系統の時点 X 7, X 8 における故障情報は Y 系統の対応する時点 Y 3, Y 4, Y 5 の監視プログラムに

よつて故障信号を得るようにすることにより正確に故障を見つけることができる。

この動作を X, Y 系統の時間を追つて第 8 図について説明すれば時点 X 1, Y 1 においてカウンタの値を読込む (○印を附して示す)。ここで X 系統の前の監視プログラムの時点 X 8 と今回の監視プログラムの時点 X 1 との間の故障は、Y 系統の時点 Y 3 ~ Y 6 の監視プログラムによつて検出でき、逆に Y 系統の時点 Y 8 と次の時点 Y 1 との間の故障は X 系統の時点 X 3 ~ X 6 の監視プログラムによつて検出できる。

なお第 1 図の設定端子 A 0 ~ A 4 によるダイレクト設定や、リセット端子 RESET によるリセット等の信号が入力された際には監視用計算機に対して割込みがかけられ、X 系統又は Y 系統のその時点の値を PROM 5 に設定された値、又は RESET の場合 0 に設定させる。

また上述の実施例ではカウンタ 2 のデジタル値を D/A 変換器 3 によつてアナログ値に変換して出力端子 OUT に出力するようにしたが、カウンタ 2 のデジタル値をそのまま監視用計算機に読込む場合にも同様に本発明を適用し得る。

さらに上述の実施例では計算機のカウンタサンプリングを 50ms 毎に実行するようにしたが要求される精度により自由に選択できる。

さらに上述の実施例では 8 回毎に実装のカウンタからそのカウント内容を読込んで計算機内のカウンタの値を補正したがその回数は必要に応じて任意に選択し得る。同様に 3 回連続して故障検出したときシステム故障と判定するようにしたが 2 回以上何回でも自由に選択し得る。

さらに上述の実施例では Y 系統の監視動作を X 系統より 5 回の監視プログラム分遅らせたが、要は互いにバックアップできる周期だけ遅らせれば良い。

以上のように本発明に依れば、従来のように実装上カウンタを 2 系列分設ける必要はなく、しかも所定サンプリング時間毎に実装上カウンタの出力値を 2 系列の故障監視系へ読み込み、それぞれ演算サイクルを所定周期ずらして各故障監視系で故障監視を行う構成を取っている為、実装上カウンタの累積誤差の影響を故障判定より極力排除し得ると共に、サンプリング時間を変化させることにより更に木目細かい桁数でカウント出力値が得

る為、故障判定精度が高められると共に、更に故障監視系を2系列時間差をおいて並列動作させる為カウンタの誤動作を空白なく確実に監視し得るカウンタの故障監視装置を提供できる効果がある。

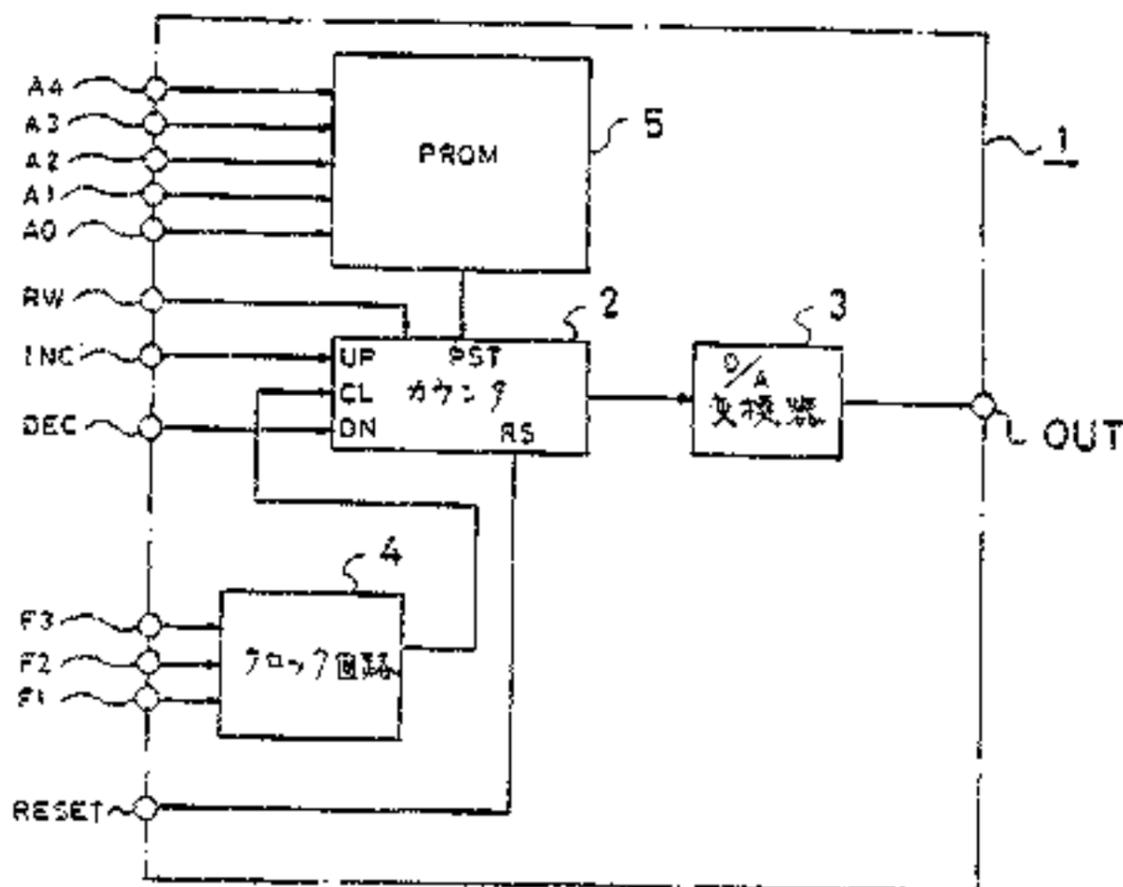
図面の簡単な説明

第1図は発明に依る故障監視方法によつて監視すべき実装カウンタを含む設定器を示すブロック図、第2図はそのPROMの構成を示すブロック図、第3図はPROMのメモリを示す構成図表、第4図はクロック回路の構成を示すブロック図、第5A図は故障監視システムの全体構成を示すシス

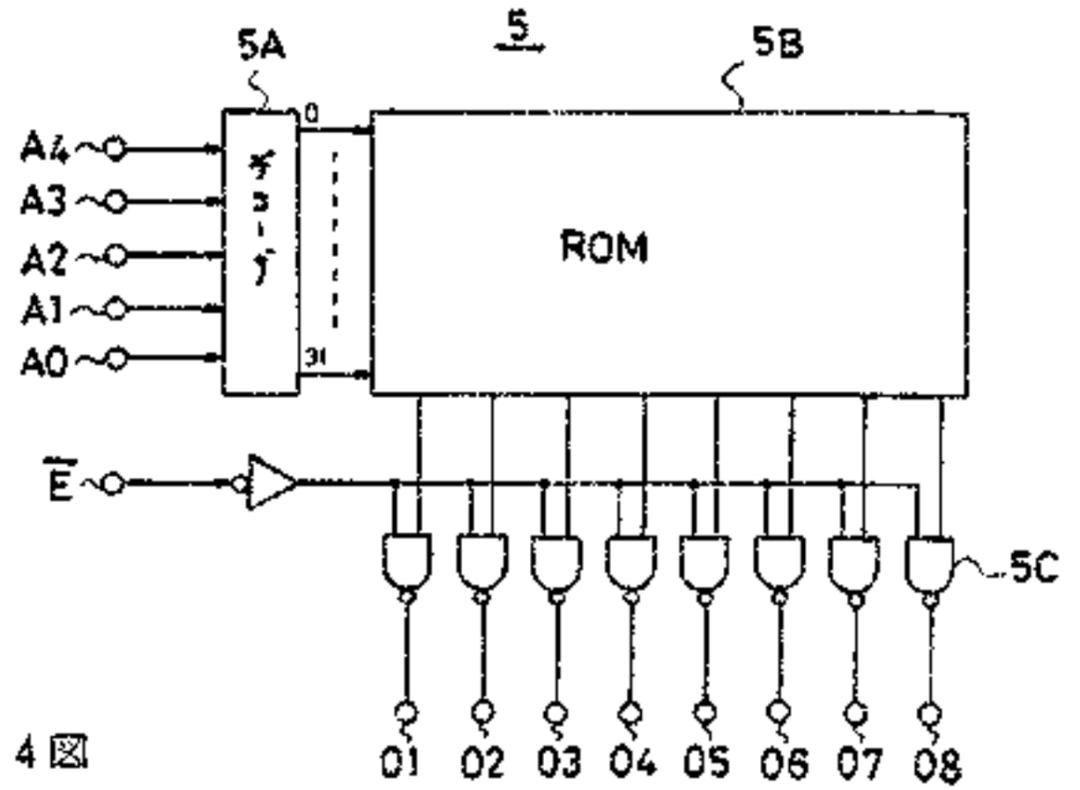
テム構成図、第5B図は故障監視系の全体構成を示すブロック図、第5C図は本発明に依る故障監視方法の基本的な手順の詳細を示すフローチャート、第6図は第5図の説明に供するタイムチャート、第7図は本発明に依る故障監視方法の全体的な手順を示すフローチャート、第8図は第7図の動作の説明に供するタイムチャートである。

1：設定器、2：カウンタ、40：監視用計算機、41A：第1の監視手段、41B：第2の監視手段、42：カウント補正值演算手段、44：カウント理論値出力手段、48：偏差量判定手段、50：システム故障信号出力手段。

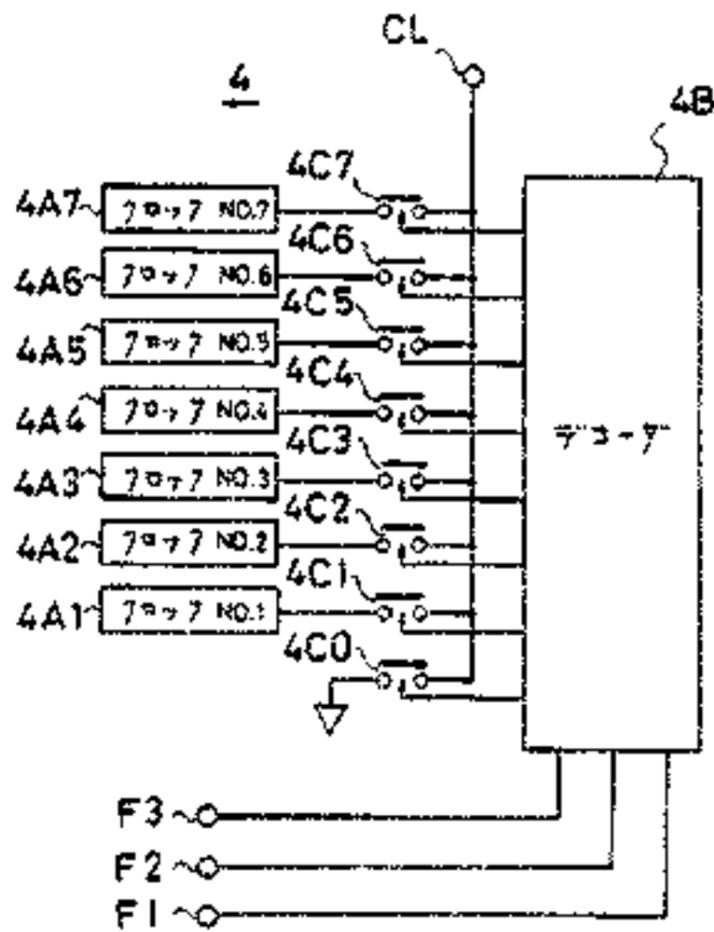
第1図



第 2 図



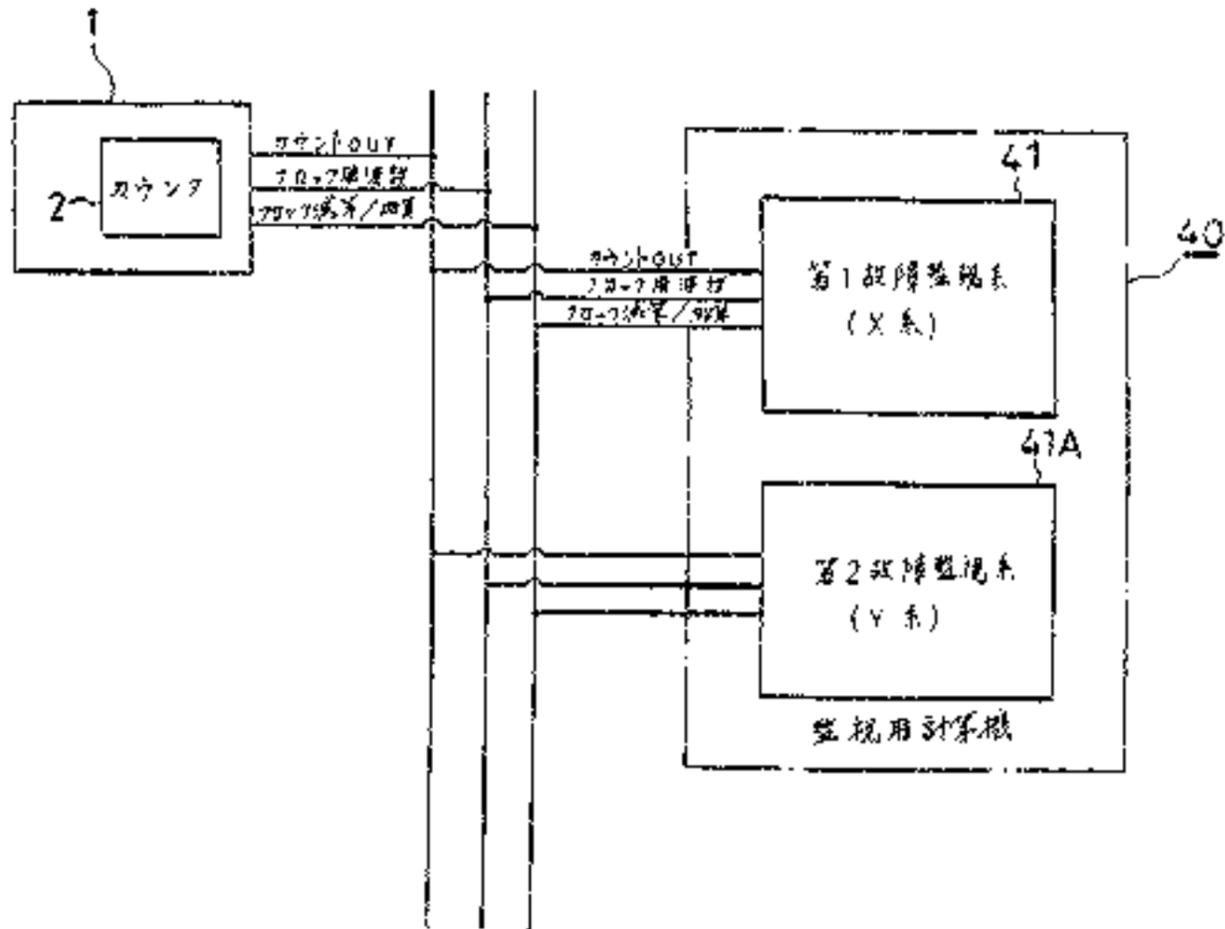
第 4 図



第 3 図

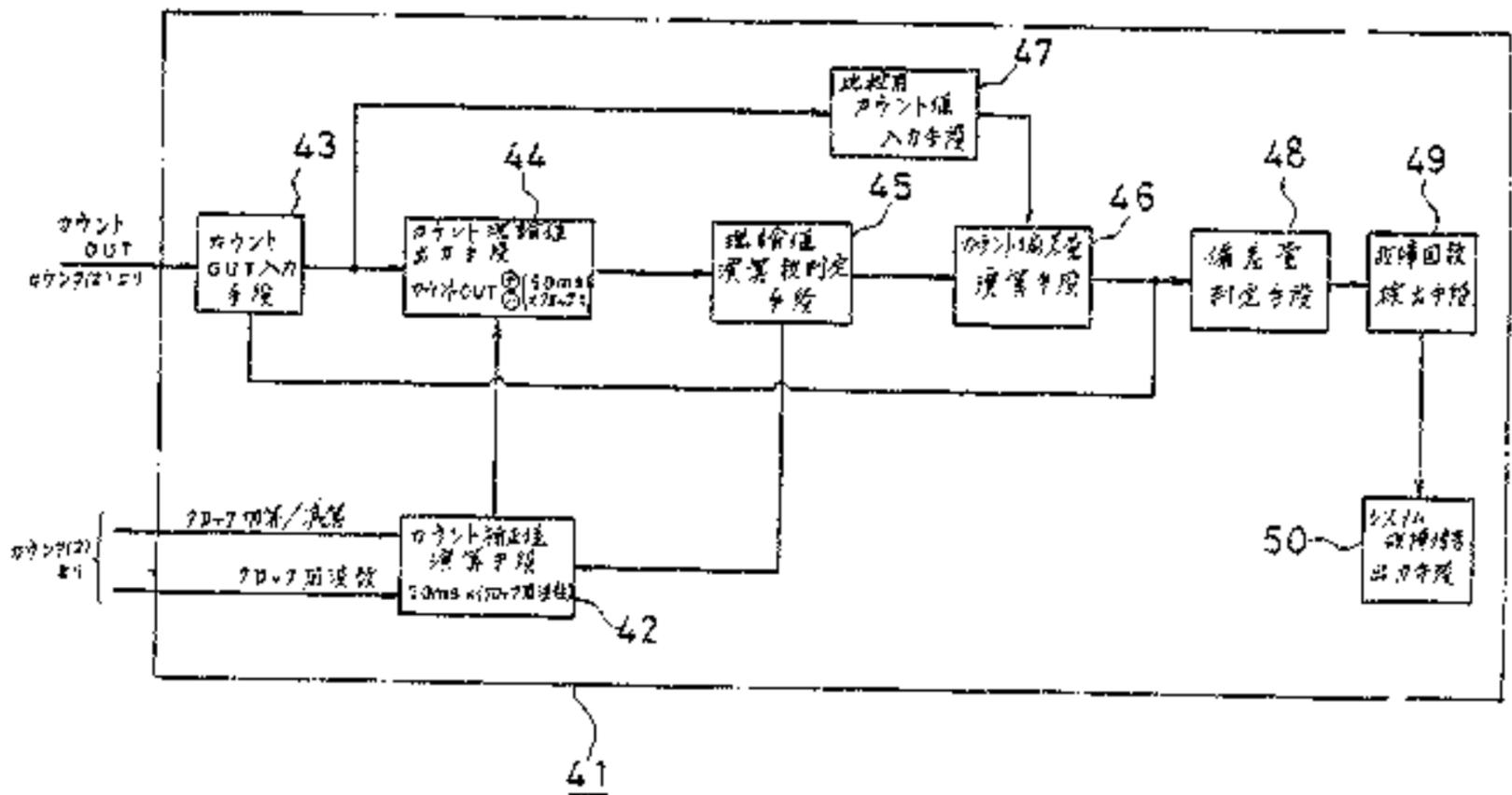
A D D R E S S	INPUT					OUTPUT							
	A4	A3	A2	A1	A0	Q8	Q7	Q6	Q5	Q4	Q3	Q2	Q1
00	0	0	0	0	0								
01	0	0	0	0	1								
02	0	0	0	1	0								
03	0	0	0	1	1								
04	0	0	1	0	0								
05	0	0	1	0	1								
06	0	0	1	1	0								
07	0	0	1	1	1	1	0	0	0	1	0	0	1
10	0	1	0	0	0	1	1	1	0	1	0	0	0
11	0	1	0	0	1	1	0	0	0	0	0	1	1
12	0	1	0	1	0	0	0	1	1	1	0	1	1
13	0	1	0	1	1								
14	0	1	1	0	0								
15	0	1	1	0	1								
16	0	1	1	1	0								
17	0	1	1	1	1								
20	1	0	0	0	0								
21	1	0	0	0	1								
22	1	0	0	1	0								
23	1	0	0	1	1								
24	1	0	1	0	0								
25	1	0	1	0	1								
26	1	0	1	1	0								
27	1	0	1	1	1								
30	1	1	0	0	0								
31	1	1	0	0	1								
32	1	1	0	1	0								
33	1	1	0	1	1								
34	1	1	1	0	0								
35	1	1	1	0	1								
36	1	1	1	1	0								
37	1	1	1	1	1								

第 5 A 図

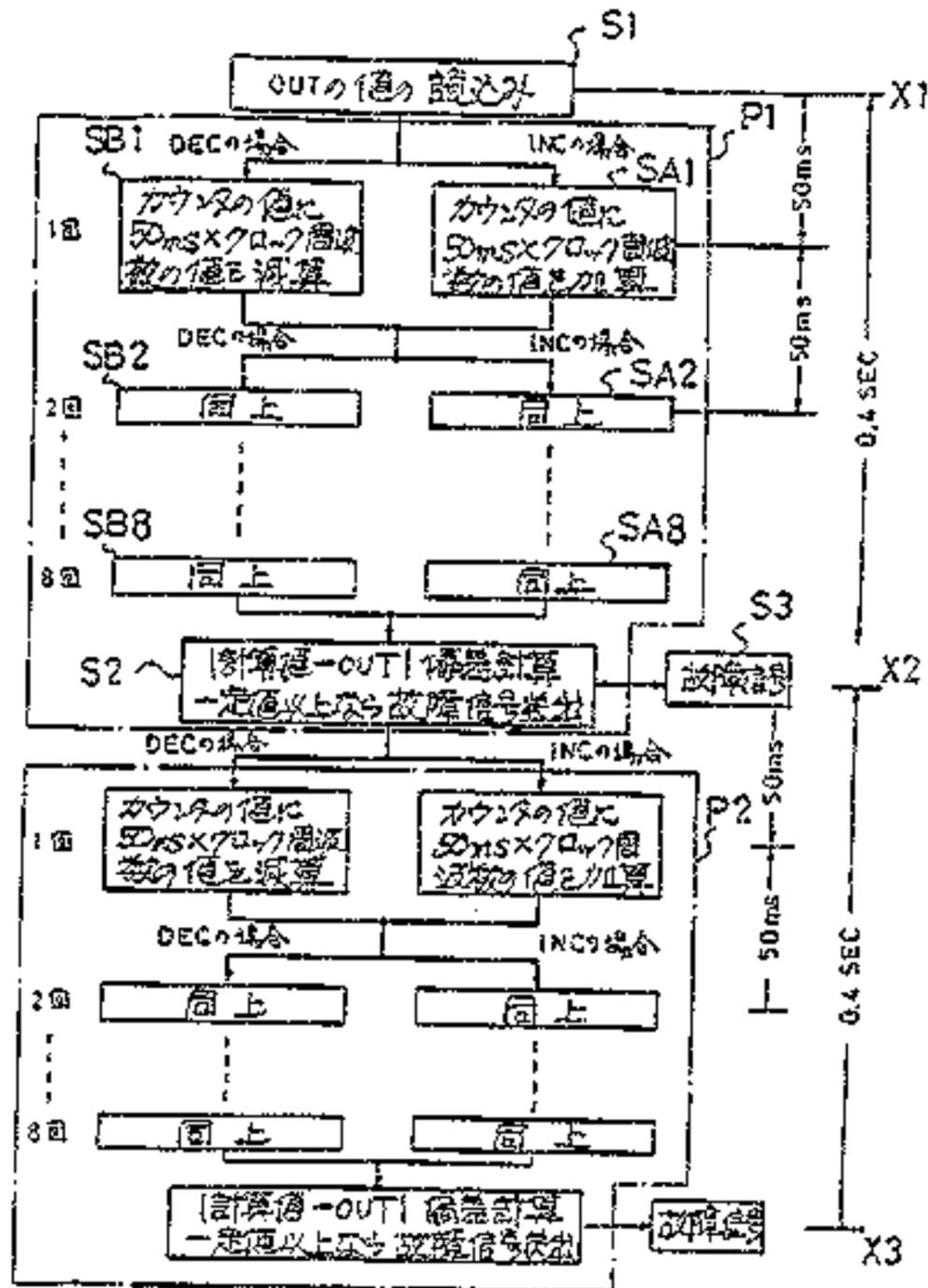


1:設定器

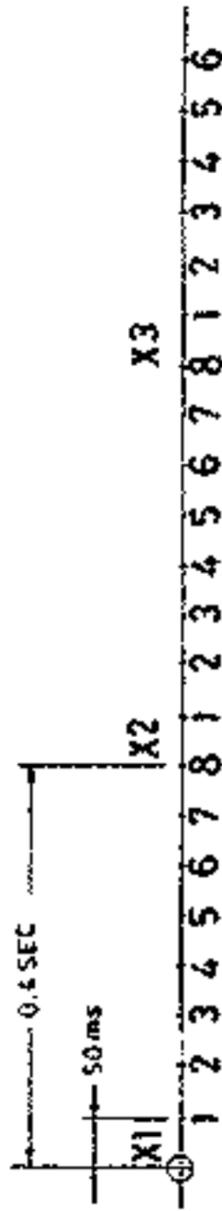
第 5 B 図



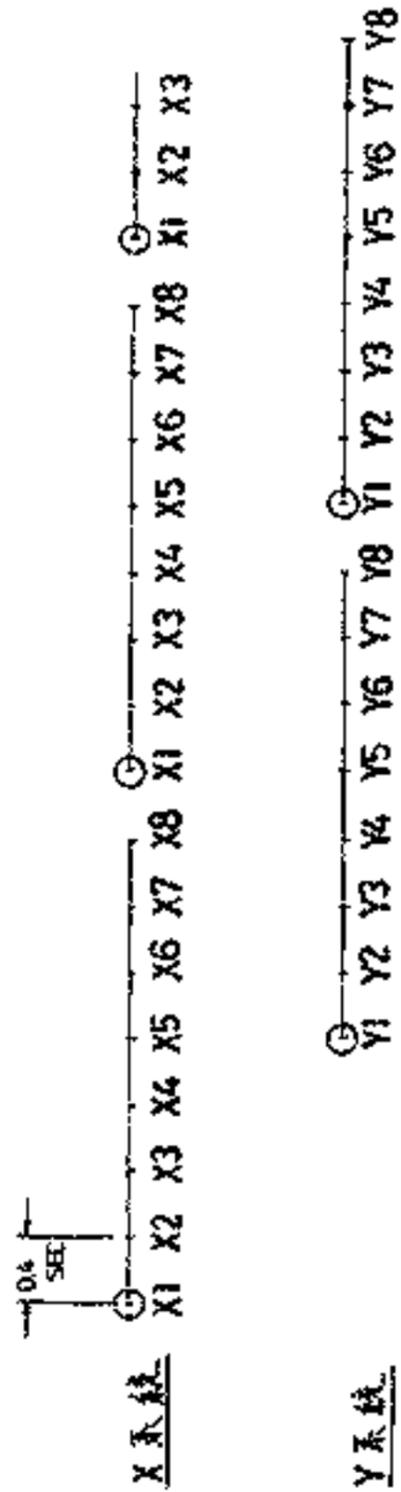
第 5 C 図



第 6 图



第 8 图



第 7 図

